

# DALLA MICROELETTRONICA ALLA NANOELETTRONICA

La microelettronica, nata con l'invenzione del transistor nel 1947, ha avuto un progresso straordinario. Oggi possiamo progettare e costruire circuiti integrati che hanno fino a due miliardi di transistori per chip. Tuttavia, man mano che le dimensioni si avvicineranno al nanometro, dovremo gradualmente cambiare materiali, principi di funzionamento dei transistori e metodi di costruzione, dando così vita alla nanoelettronica – la tecnologia del futuro. Si prospetta anche la possibilità concreta che il carbonio possa sostituire il silicio come elemento di base per la nanoelettronica.

## 1. INTRODUZIONE

L'elettronica ha compiuto cent'anni. Nata nel 1907 con l'invenzione del triodo, la prima valvola termoionica in grado di amplificare un segnale elettrico, l'elettronica ha avuto uno sviluppo prodigioso, fornendo il principale materiale da costruzione per il sistema nervoso della società umana.

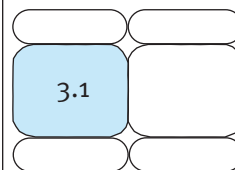
Per i primi decenni di vita, la funzione essenziale delle valvole fu l'amplificazione di segnali, permettendo così lo sviluppo della radiotelegrafia, della radio, degli amplificatori e della televisione. Durante la seconda guerra mondiale la gamma di applicazioni delle valvole si estese al radar, ai sistemi di controllo e al calcolo elettronico, culminando nel Colossus (1944), il calcolatore elettronico sviluppato dagli scienziati inglesi e specializzato nella decodifica dei messaggi segreti tra Hitler e il suo alto comando; e nell'ENIAC (1946), considerato il primo calcolatore elettronico. In queste ultime macchine la valvola fu usata come interruttore, invece di amplificatore, operando su segnali binari, e fornendo un'alternativa molto più veloce al *relais* elettromeccanico.

La ricerca per sostituire la valvola con un dispositivo più piccolo, meno costoso ed energeticamente più efficiente, iniziata negli anni trenta, portò finalmente all'invenzione del transistor nel 1947, ad opera di tre scienziati della Bell Labs (Figura 1). È con il transistor che nasce la microelettronica.

Per i primi dieci anni i transistori furono costruiti uno alla volta, usando il germanio come elemento semiconduttore. Nel 1959, l'invenzione del processo planare alla Fairchild Semiconductor, ad opera dell'ingegnere svizzero Jean Hoerni, fa cambiare tutto. Si iniziò così a costruire i transistori, un centinaio alla volta, su di una piastrina di silicio - elemento semiconduttore con caratteristiche più favorevoli del germanio - facendo scomparire il germanio nel giro di pochi anni. Con il processo planare, visto che i transistori erano costruiti uno accanto all'altro, venne naturale pensare di collegarli insieme, realizzando così il circuito integrato, una svolta decisiva per la microelettronica (Figura 2). Con l'avvento del circuito integrato, la microelettronica, nota anche come elettronica allo stato so-



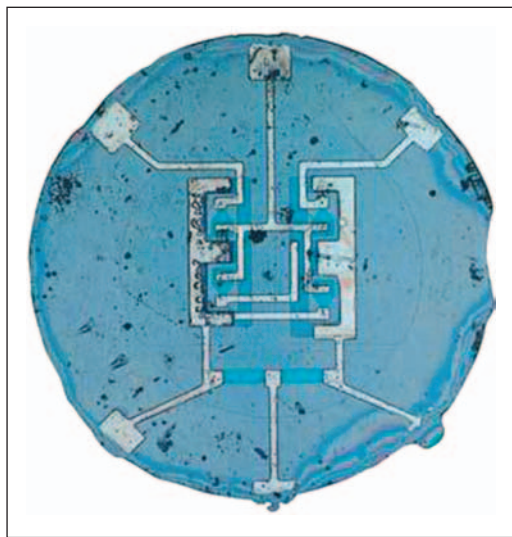
Federico Faggin





**FIGURA 1**

*Replica del primo transistor costruito nei laboratori di ricerca della AT&T Bell Labs nel 1947 ad opera di John Bardeen, Walter Brattain and William Shockley. Questo transistor a punta di contatto dimostrò per la prima volta che un dispositivo completamente allo stato solido poteva amplificare un segnale elettrico, creando la possibilità di sostituire le valvole termoioniche e motivando così la nascita della moderna microelettronica*



**FIGURA 2**

*Il primo circuito integrato costruito con il processo planare sulla superficie di una piastrina di silicio monocristallino. Il circuito integrato fu inventato da Robert Noyce alla Fairchild Semiconductor in Palo Alto, California, nel 1959. Con il circuito integrato fu possibile costruire simultaneamente sia gli elementi attivi che gli elementi passivi di un circuito elettronico, comprese le loro interconnessioni, permettendo nel tempo la costruzione di un intero computer su di un solo chip*

lido, cominciò a sostituire non soltanto i componenti attivi, ma anche quelli passivi: resistenze, condensatori, diodi ecc., nonché la porzione del circuito stampato necessaria a collegarli insieme.

Ulteriore tappa fondamentale della microelettronica fu l'invenzione di un nuovo tipo di transistor, il transistor MOS (*Metallo Ossido Semiconduttore*), che una volta perfezionato cominciò a sostituire i transistori bipolari usati in tutti i primi circuiti integrati. Con l'invenzione del processo MOS autoallineante con porta (*gate*) di silicio policristallino, fu possibile costruire le prime memorie a semiconduttore e il primo microprocessore. Il campo applicativo della microelettronica si allargò ancora una volta, rimpiazzando le memorie a ferrite magnetica fino allora usate nei computer e creando per la prima volta un intero computer allo stato solido. Nel giro di altri dieci anni i circuiti integrati MOS finirono per soppiantare quasi totalmente i circuiti integrati bipolari, contemporaneamente estendendo la loro capacità applicativa ai circuiti integrati analogici, alle memorie non volatili e ai sensori d'immagine; le ultime due applicazioni impossibili da fare sia con transistori bipolari sia con transistori MOS con *gate* di alluminio.

Nel 1965, Gordon Moore, uno dei due fondatori dell'Intel (1968), allora capo dei laboratori di ricerca della Fairchild Semiconductor, osservò che ogni anno il numero di transistori in un circuito integrato raddoppiava, prognosticando che questo comportamento sarebbe continuato nel futuro. Questa osservazione venne più tardi chiamata la legge di Moore, anche se ovviamente non è una legge fisica come la legge di Newton e la sua validità è limitata nel tempo. La longevità della legge di Moore è dovuta al principio dello *scaling*, scoperto qualche anno dopo, secondo il quale, riducendo le dimensioni critiche del transistor MOS nella stessa proporzione, si diminuisce non solo l'area del transistor e la sua potenza dissipata, ma si aumenta anche la sua velocità. A partire dalla metà degli anni settanta, lo *scaling* ha rappresentato la strategia fondamentale per migliorare le prestazioni e ridurre il costo dei circuiti integrati.

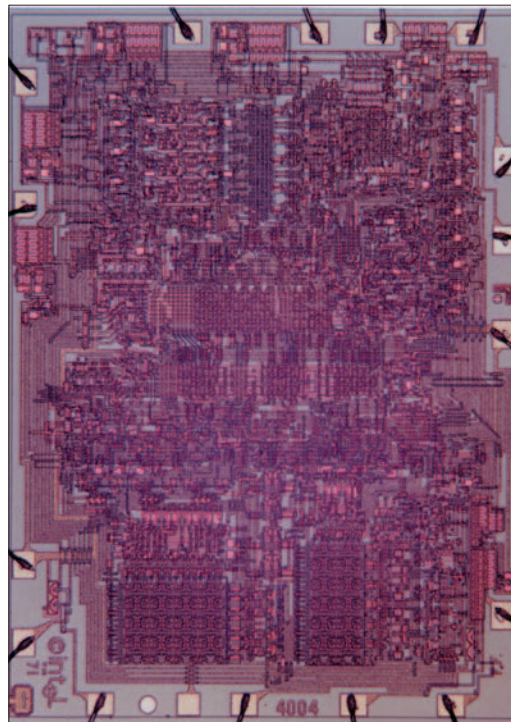
Nel 1970 la litografia più avanzata in produzione era in grado di stampare linee di 6  $\mu\text{m}$ . Oggi siamo arrivati a 45 nm, riducendo l'area di

un transistor di circa 20.000 volte in 38 anni. Nel 1970, la memoria RAM più avanzata era statica e aveva 256 bit, con un tempo di accesso di 1,5  $\mu$ s. Oggi la RAM statica più avanzata ha 64 Mbit con un tempo di accesso di 2,6 ns. Ancora più rapido è stato il progresso nel campo delle memorie RAM dinamiche e nelle memorie flash, che non esistevano ancora nel 1970. La memoria flash più avanzata oggi in produzione ha 512 milioni di celle, con un tempo di accesso di circa 50 ns, integrando circa 1,6 miliardi di transistori. Con la memoria flash è addirittura possibile immagazzinare più di un bit per cella, dosando il numero di elettroni che sono iniettati nel *floating gate* della cella di memoria e raggiungendo fino a 8 Gbit di memoria con un chip da 512 milioni di celle. Faccio notare che la differenza tra uno stato e l'altro è dell'ordine di cento elettroni in più o in meno caricati nel *floating gate*.

Nel campo dei microprocessori il progresso è stato altrettanto sorprendente. Il primo microprocessore, l'Intel 4004, introdotto nel mercato nel 1971, integrava circa 2300 transistori in un'area di 12 mm quadrati, usando 6 maschere per la sua fabbricazione (Figura 3). Se confrontiamo il 4004 con uno degli ultimi microprocessori Intel, lo Xeon L5420, introdotto all'inizio del 2008, possiamo verificare lo straordinario progresso fatto in 37 anni. Lo Xeon integra circa 820 milioni di transistori, occupa un'area di 210 mm quadrati ed è fabbricato usando circa 30 maschere - la maggioranza dei transistori sono usati per due livelli di memoria *cache* (Figura 4). Alla fine del 2008 l'Intel ha annunciato una nuova serie di microprocessori Xeon, la serie 7400, con 6 *core* e 16 MB di memoria *cache*, integrando ben 1,9 miliardi di transistori nello stesso chip.

## 2. LA MICROELETTRONICA CONTEMPORANEA E LE PROSPETTIVE FUTURE

Nella storia del progresso tecnologico, la microelettronica ha superato di gran lunga qualsiasi altra disciplina nell'aumentare le prestazioni nel tempo, mantenendo lo stesso costo. Ma fino a quando sarà possibile continuare la corsa esponenziale degli ultimi 40 anni? Oggi lo *scaling* sta incontrando difficoltà sempre più grandi, mano a mano che ci avviciniamo

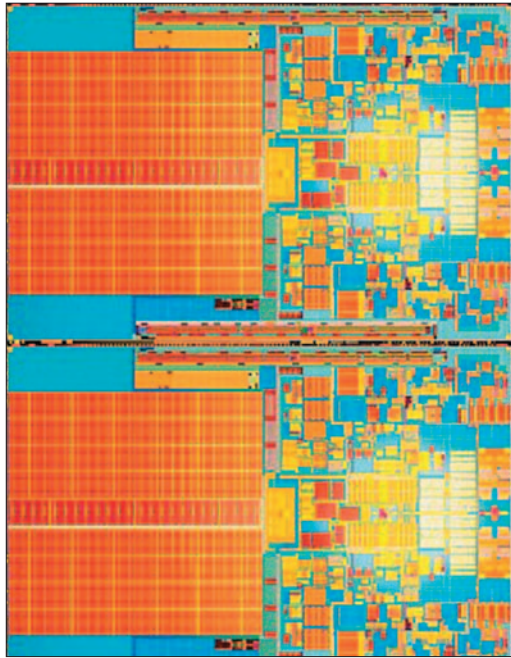


**FIGURA 3**

*Immagine del primo microprocessore, l'Intel 4004, introdotto nel mercato nel novembre 1971. Il 4004 faceva la funzione di un'intera unità centrale di un piccolo computer (CPU), integrando circa 2300 transistori in un'area di 12 mm quadrati, con litografia da 6  $\mu$ m, e usando 6 maschere per la sua fabbricazione. Il 4004 era in grado di eseguire circa 100.000 istruzioni al secondo, operanti su 4 bit. Ciascun ciclo di istruzione richiedeva 8 periodi di clock, alla frequenza di circa 750 kHz. Il 4004 aveva 16 pin, la tensione di lavoro era di 15 V, la potenza dissipata era 750 mW e costava \$35 in quantità di 1000 pezzi. Il 4004 faceva parte di una famiglia di 4 componenti (CPU, ROM, RAM e I/O) con cui si potevano costruire semplici computer adeguati per molte applicazioni di calcolo e di controllo. (Faggin F., Hoff M. E. Jr. Standard Parts And Custom Design Merge In A Four-Chip Processor Kit. Electronics Magazine, April 24, 1972)*

alle dimensioni molecolari. Già con la litografia da 90 nm, che risale al 2003, lo spessore dell'isolante del *gate* - fatto con biossido di silicio - fu ridotto a 1,2 nm, 5 strati molecolari in tutto. Se si riduce lo spessore a 4 strati molecolari, il *leakage* del *gate* dovuto all'effetto *tunneling*, aumenta al punto da rendere il transistor quasi inservibile. Pertanto le due generazioni successive hanno evitato di scalare lo spessore dell'ossido riducendo così





**FIGURA 4**

*Immagine di un microprocessore contemporaneo, l'Intel Xeon L5420, introdotto all'inizio del 2008. Confrontando le caratteristiche dello Xeon L5420 con le caratteristiche del 4004, possiamo verificare lo straordinario progresso fatto in 37 anni: lo Xeon L5420 integra circa 820 milioni di transistori con litografia da 45 nm (due Xeon Core 2, ciascuno con 410 milioni di transistori), occupa un'area di 210 mm quadrati ed è fabbricato usando circa 30 maschere - la maggioranza dei transistori sono usati per due livelli di memoria cache. Lo Xeon ha quattro unità centrali funzionanti in parallelo, con cui esegue fino a 20 miliardi di istruzioni per secondo, ciascuna operante su 64 bit. La frequenza di clock è di 2,5 GHz e durante ciascun periodo di clock, il chip esegue fino ad 8 istruzioni in parallelo. Lo Xeon L5420 ha 771 pin, dissipa 50 W, usa una tensione di lavoro di 1,2 V e costa \$380 in quantità di 1000 pezzi - più o meno lo stesso costo del 4004 se si considera l'effetto dell'inflazione*

l'aumento delle prestazioni dei transistori che altrimenti sarebbero state possibili. Questa limitazione è stata anticipata da tempo dall'industria dei semiconduttori che ha fatto ricerca per molti anni allo scopo di scoprire materiali ad alta costante dielettrica da sostituire al biossido di silicio. Solo così è possibile aumentare le prestazioni del transistor senza dover diminuire lo spessore dell'isolante che comporta un aumento della corrente di leakage. Questa ricerca si è rivelata molto più

ardua del previsto in quanto non è soltanto necessario trovare un isolante adeguato, ma l'intero sistema metallo-ossido-silicio, chiamato *stack*, deve essere compatibile a tutti i livelli richiesti per la costruzione, il funzionamento e l'affidabilità del transistor. Il sistema precedente, costituito da silicio policristallino, biossido di silicio e silicio è rimasto inalterato dal 1968, anno in cui il primo circuito integrato commerciale fatto con la tecnologia *silicon gate* - tecnologia e circuito da me sviluppati - fu introdotto nel mercato.

Finora, soltanto l'Intel è riuscita a sviluppare uno *stack* adeguato, dopo uno sforzo decennale, portando in produzione alla fine del 2007 i primi circuiti integrati a 45 nm con un isolante basato sull'elemento afnio (Hf, metallo di transizione con numero atomico 72), e due metalli diversi (uno per il transistor a canale P, l'altro per il transistor a canale N) che non sono stati specificati. Si stima che la permittività dielettrica relativa del nuovo isolante abbia un valore tra 10 e 15 - l'Intel non ha ancora pubblicato il valore esatto - che è un fattore da 2,5 a 4 volte superiore alla permittività dielettrica relativa del biossido di silicio, che è 3,9. Con questo nuovo *stack*, l'Intel ha potuto usare un isolante più spesso, circa 2,3 nm, riducendo drasticamente la corrente di leakage e quindi la potenza dissipata, e contemporaneamente aumentando le prestazioni dei transistori come sarebbe stato possibile fare usando 3-4 strati molecolari di ossido di silicio.

L'Intel ha dichiarato che lo stesso *stack* sarà utilizzato nel nodo litografico successivo, 32 nm, che entrerà in produzione nel 2009. Tuttavia, per la generazione a 22 nm, c'è ancora qualche incertezza sulla possibilità di usare gli stessi materiali senza conseguenze negative. Il problema sta diventando sempre più difficile e già al livello dei 22 nm il metodo usato per le due generazioni precedenti è in dubbio. Il *silicon gate*, durato per circa venti generazioni, deve essere d'ora in poi sostituito da materiali nuovi che richiedono un grandissimo sforzo economico per il loro sviluppo e che durano soltanto qualche generazione.

Malgrado queste difficoltà, penso che sarà possibile avere chip a 22 nm in produzione nel 2011-2012, allungando solo di poco la tabella di marcia che ha recentemente registrato una media di circa due anni per generazio-

ne (la legge di Moore originariamente aveva predetto un tempo di raddoppiamento di un anno; il tempo di raddoppiamento è gradualmente aumentato a circa due anni). Prevedo comunque che le generazioni successive cominceranno a richiedere tempi di sviluppo sempre più lunghi, con i 16 nm in produzione nel periodo 2015-2016, e gli 11 nm, in produzione non prima del 2019.

Gli esperti non sono ancora sicuri che sarà possibile andare sotto i 10 nm, tuttavia se il vantaggio economico è sufficiente a giustificare l'enorme costo dello sviluppo, e soprattutto se non ci sono alternative migliori, penso che l'industria riuscirà a ridurre ulteriormente le dimensioni, magari fino a 4-5 nm, usando però tempi di sviluppo sempre più lunghi. Senza dubbio comunque la strada maestra dello *scaling* del transistor MOS avrà una vita limitata e si dovranno cercare altre strutture per continuare la corsa al sempre più piccolo, più veloce e meno costoso.

Una strategia evolutiva che sta già maturando sotto i nostri occhi consiste nel fare chip con più di uno strato attivo. Il metodo più elegante, ma anche più complesso, è di costruire chip con più di un livello attivo sulla stessa fetta di silicio. Per esempio, la Foveon ha costruito sensori di immagine dove i tre fotodiodi per il rilevamento dei colori primari sono uno sopra l'altro, invece che uno accanto all'altro. Il metodo più usato, tuttavia, è quello di montare più di un chip, uno sopra l'altro nello stesso *package*, e gran parte delle memorie *flash* hanno adottato queste tecniche per aumentare il numero di bit di memoria contenuti nello stesso dispositivo. Però la strada più avanzata si baserà sulla nuova tecnologia che oggi va sotto il nome generico di *wafer-scale-packaging*. Metodi in grado di estendere lo stesso principio usato nel processo planare anche all'incapsulamento dei chip, assemblando quindi tutti in una volta i chip che si trovano in una fetta di silicio, e separandoli alla fine del processo, pronti per essere montati sui circuiti stampati.

Tutta questa attività sta creando la conoscenza necessaria per iniziare una nuova strada che va sotto il nome generico di 3D ICs, circuiti integrati a tre dimensioni. Le tecniche di base per fare 3D ICs sono l'assottigliamento delle fette di silicio ad uno spesso-

re di qualche decimo di mm, lo sviluppo di tecniche per fare *vias*, da usare per il collegamento verticale tra i circuiti integrati, e tecniche di *stacking* per sovrapporre e allineare sia chip sia wafer. Una delle ragioni pratiche che favoriscono il movimento verso le tre dimensioni è il fatto che la potenza dissipata dovuta alle interconnessioni diventa sempre più alta mano a mano che l'area dei chip aumenta. Facendo dei chip più piccoli e montandoli uno sopra l'altro si può ridurre la lunghezza media delle interconnessioni e quindi la potenza dissipata.

Non c'è dubbio che in futuro i 3D ICs, che oggi sono soltanto all'inizio del loro sviluppo, riceveranno sempre più attenzione e diventeranno di uso comune man mano che lo *scaling* diventerà sempre più difficile e costoso, prolungando così il periodo di continui miglioramenti per la microelettronica anche dopo che lo *scaling* tradizionale avrà finito il suo corso.

Faccio notare che uso il termine "microelettronica" anche quando le dimensioni dei transistori sono di qualche decina di nanometri e potrei quindi usare appropriatamente il termine "nanoelettronica." Questo perché vorrei riservare il termine "nanoelettronica" ad una nuova classe di dispositivi elettronici più piccoli e più veloci, basati su nuovi principi di funzionamento, che promettono di sostituire i transistori MOS fra circa 10 anni. La nanoelettronica offre quindi la nuova strada per continuare ad aumentare le prestazioni e ridurre le dimensioni e il costo dei circuiti integrati una volta che i transistori MOS hanno raggiunto il limite fisico dello *scaling*.

### 3. LA PROMESSA DELLA NANOELETRONICA

La nanoelettronica è oggi più scienza che tecnologia. Di fatto non ha ancora raggiunto il livello di commercializzazione benché il progresso negli ultimi dieci anni sia stato fenomenale. Alla scala del nanometro esistono proprietà elettriche e magnetiche sorprendenti in materiali sia vecchi che nuovi, che hanno dato vita a molti nuovi filoni di ricerca, ciascuno basato su una nuova proprietà o su un nuovo materiale promettente. Potrei dire che oggi c'è anche troppa dovizia di possibilità, rendendo difficile discernere la strada

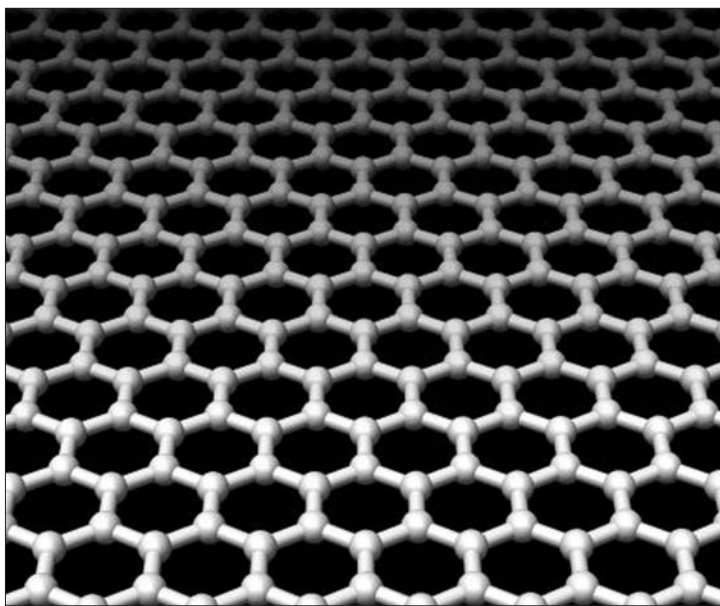
maestra da strade minori o dai vicoli ciechi. Molti ricercatori stanno cercando di trovare un dispositivo molto più piccolo di un transistor MOS, senza preoccuparsi troppo dei problemi di fabbricazione. Questo va bene, purché non si dimentichi che il problema da risolvere è ben maggiore di quello di fare semplicemente un transistor più piccolo. Un transistor più piccolo è solo una condizione necessaria ma non sufficiente per sostituire il transistor MOS. È necessario anche che il nuovo dispositivo sia molto più veloce, dissipati molta meno energia, operi in una gamma di temperature equivalente ai dispositivi al silicio e sia collegabile ad altri dispositivi analoghi per fabbricare circuiti integrati con decine di miliardi di componenti a costo inferiore e con affidabilità almeno equivalente a quella dei circuiti integrati convenzionali. Un problema monumentale!

Penso che la scala del problema da risolvere sia talmente vasta che l'unica strategia possibile è quella di trovare nanomateriali e nanostrutture in grado di sostituire materiali e dispositivi tradizionali *gradualmente* - man mano che i vecchi materiali si riveleranno li-

mitanti - e con processi di fabbricazione compatibili con le tecniche di fabbricazione dei circuiti integrati contemporanei. Solo così si potrà far leva sull'investimento collettivo che ha portato la microelettronica all'incredibile livello di sviluppo odierno.

Faccio ora un esempio di come l'evoluzione dalla microelettronica alla nanoelettronica potrebbe avvenire, considerando che i problemi più critici da risolvere per fare circuiti integrati sempre più avanzati sono il problema delle interconnessioni ed il problema della potenza dissipata, che è dovuto soprattutto alla capacità e alla resistenza elettrica delle interconnessioni. Oggi impieghiamo fino a nove livelli di interconnessioni, usando sottilissimi strati di rame. Però, come riduciamo lo spessore e la larghezza del nastrino di rame che collega i vari transistori, la resistenza per unità di lunghezza aumenta rapidamente, contribuendo negativamente sia alla potenza dissipata sia alle prestazioni del circuito. Se riuscissimo a scalare soltanto le dimensioni delle interconnessioni, senza però degradarne le caratteristiche elettriche, potremmo continuare a ridurre le dimensioni dei chip ancora per anni senza che sia necessario trovare un dispositivo attivo più piccolo. Per far ciò è necessario trovare un nanomateriale con proprietà di conduzione elettrica migliori del rame, quando le dimensioni sono ridotte a qualche nanometro. Recentemente pare che sia stato trovato un materiale promettente: il grafene (Figura 5).

Il grafene è una delle molte forme allotropiche del carbonio che sono state scoperte recentemente, cominciando con la fullerite, scoperta nel 1985, e nota anche con il nome di *buckyball*. La fullerite è una sfera vuota composta da 60 atomi di carbonio regolarmente disposti sulla sua superficie. Nel 1991 il nanotubo di carbonio fu riscoperto e portato all'attenzione scientifica. Si tratta di un cilindro vuoto dal diametro minimo di poco più di un nanometro, la cui superficie è formata da atomi di carbonio con disposizione esagonale. Nel 2004 il grafene fu isolato per la prima volta: si tratta di un solo strato molecolare di carbonio dove gli atomi sono disposti in un reticolo esagonale, esattamente come in un nanotubo, però su di una superficie piatta. Questo è uno sviluppo insospettato visto che la grafite, che è



**FIGURA 5**

*Struttura del grafene. Il grafene è composto da un solo strato molecolare di carbonio, con un atomo di carbonio su ciascun vertice di un reticolo esagonale il cui lato misura 0,142 nm. La mobilità degli elettroni nel grafene è molto più alta della mobilità degli elettroni nel silicio, dando la possibilità teorica di fare transistori delle dimensioni di pochi nanometri che possono operare alla frequenza di un Tera Hertz (1000 GHz)*



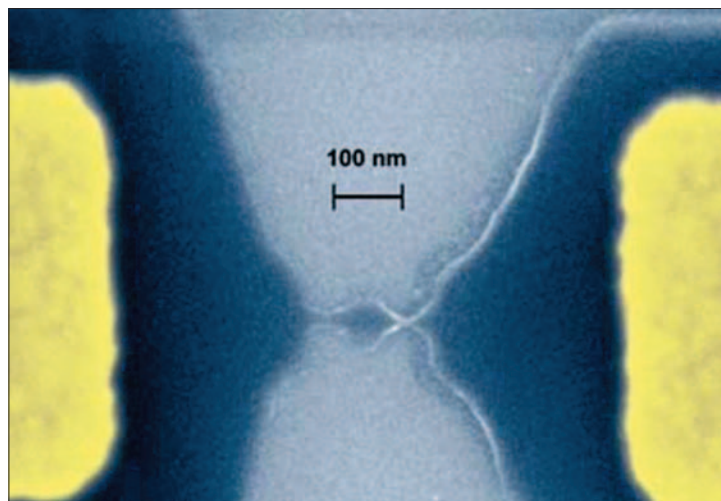
nota da sempre, è composta da tanti strati di grafene sovrapposti caoticamente.

Bene, nel giro di pochi anni gli scienziati hanno scoperto che il grafene ha proprietà inaspettate, simili a quelle dei nanotubi, ma più promettenti in quanto la sua forma a due dimensioni è compatibile con la tecnologia dei circuiti integrati che sono costruiti sulla superficie di una fetta di silicio. Per esempio, un nastro di grafene della larghezza di pochi atomi può essere sia un semiconduttore sia un metallo. Non solo, le proprietà di conduzione elettrica della forma metallica sono notevolmente superiori a quelle del rame, aprendo la strada alla potenziale sostituzione del rame per le interconnessioni dei circuiti integrati. Recentemente sono stati dimostrati diversi tipi di transistori al grafene, da transistori simili al dispositivo MOS, i cui inventori sostengono che ha proprietà elettroniche superiori a quelle dei dispositivi fatti sul silicio, a transistori *quantum-dot* che fanno passare un elettrone alla volta (Figura 6). Ecco quindi prospettarsi per la prima volta una strada che non solo è compatibile con la tecnologia esistente, ma che si presta anche ad un'adozione graduale. Ciò che rende il grafene un materiale straordinario è che esso può esistere in nanoscala senza decomporsi, ossidarsi o diventare instabile; proprietà che nemmeno il silicio possiede. Si intravede quindi la possibilità reale, anche se ancora in divenire, di creare circuiti integrati in uno o due strati molecolari di carbonio - proposta impensabile soltanto dieci anni fa.

Un altro filone importante è l'uso di materiali magnetici su nanoscala in circuiti integrati basati sul silicio per fare memorie permanenti di caratteristiche superiori alle memorie flash e DRAM tradizionali. Questa nuova strada è promettente in quanto sposa il circuito integrato contemporaneo con la nuova disciplina chiamata "*spintronics*". Nata con la scoperta nel 1988 della magnetoresistenza gigante (GMR), la *spintronics* usa sia le proprietà di carica elettrica sia le proprietà magnetiche dell'elettrone che si manifestano nel suo spin quantico. I dispositivi spintronici si basano sull'abilità di creare e controllare correnti di elettroni con lo spin polarizzato in una certa direzione. Sensori magnetici basati sui principi spintronici - la *spin valve* - sono già in uso

da alcuni anni nelle memorie magnetiche rotanti. L'industria dei semiconduttori, già da molti anni, sta sviluppando memorie che usando principi spintronici che promettono di sostituire le memorie RAM statiche, le DRAM e le memorie flash con un'unica memoria universale, chiamata MRAM, che assomma le caratteristiche principali di velocità, costo per bit e non-volatilità che hanno giustificato finora l'esistenza di tre tipi diversi di memoria.

Recentemente l'IBM ha annunciato lo sviluppo di una nuova tecnologia per memorie non-volatili, chiamata "*RaceTrack*" con cui spera di soppiantare le memorie *flash* e le memorie magnetiche rotanti. Si tratta di un dispositivo allo stato solido dove le pareti dei domini magnetici si muovono all'interno di un nanosconduttore, con un processo simile a un registro a scorrimento, permettendo di ottenere densità di memoria cento volte superiori alle attuali memorie *flash*, con velocità, affidabilità, costo e potenza dissipata favorevoli rispetto ad esse. L'IBM prevede che questa nuova tecnologia permetterà di fare memorie magnetiche con densità fino a 2 Gbit per mm quadrato. Benché questa tecnologia sia ancora allo stadio di ricerca e sviluppo, e potrebbe anche rivelarsi non adeguata alla commercializzazione, come minimo essa attesta l'enorme vitalità di questa nuova direzione tecnologica. Benché io abbia fatto soltanto alcuni esempi



**FIGURA 6**

*Transistore quantum-dot, fabbricato su di un nastro di grafene largo qualche nanometro all'Università di Manchester nel 2007. Il transistore è al centro dell'immagine, ma non è visibile. Le strutture visibili sono i contatti elettrici con il grafene. (A.K. Geim and K.S. Novoselov, Nature Material, 2007, 6, 183)*

delle nuove frontiere della nanoelettronica, non è ancora possibile discernere la strada evolutiva principale che sarà imboccata a livello industriale-commerciale tra circa dieci anni. Posso però dire che si intravedono già possibilità concrete di integrazione del vecchio e del nuovo che non solo permetteranno di prolungare la validità della legge di Moore ancora per molti decenni, ma che arricchiranno anche sostanzialmente le possibilità espressive del nuovo *hardware* del secolo XXI.

Concludendo, non posso fare a meno di far notare la possibilità concreta e inaspettata che l'*hardware* del futuro possa anch'esso essere basato sul carbonio, lo stesso elemento magico che ha permesso alla natura di evolvere la vita e creare la nanomacchina più avanzata del sistema solare: l'uomo.

## Bibliografia

- [1] Lojek Bo: *History of Semiconductor Engineering*. Springer-Verlag Berlin Heidelberg, 2007.
- [2] Bohr M., Mistry K., Smith S.: *Intel Demonstrates High-k + Metal Gate Transistor Breakthrough on 45 nm Microprocessors*. Intel Online Presentation, 2007.
- [3] Leduc Patrick: *What is 3D IC integration and what metrology is needed*. Conference on Frontiers of Characterization and Metrology for Nanoelectronics, March 2007.
- [4] Burr G.W., Kurdi B.N., Scott J.C., Lam C.H., Gopalakrishnan K., Shenoy R.S.: *Overview of Candidate Device Technologies for Storage-Class Memory*. *IBM Journal of Research and Development, Storage Technology and Systems*, Vol. 52, n. 4/5, 2008.
- [5] Savage Neil: *Researchers Pencil In Graphene Transistors*. IEEE Spectrum Online, June 2008.

Questo articolo costituisce la *lectio magistralis* fatta dall'Autore in occasione della consegna del diploma EUCIP *honoris causa*, avvenuta il 14 novembre 2008 a Roma nella sede della Confindustria.

*Mondo Digitale* si onora di avere tra i suoi collaboratori Federico Faggin, scienziato, inventore e imprenditore di fama mondiale.

FEDERICO FAGGIN, nato a Vicenza, si laureò in Fisica all'Università di Padova nel 1965, e si trasferì nella Silicon Valley, California, nel 1968, dove vive tuttora. Faggin è sia inventore che imprenditore, avendo fondato tre ditte di alta tecnologia. I suoi contributi più importanti sono stati la creazione della tecnologia MOS Silicon Gate (1968), il progetto del primo microprocessore (l'Intel 4004 nel 1971), e tre generazioni di microprocessori a 8 bit (8008, 8080 e Z80). Lo Z80 fu creato nella ditta Zilog da lui fondata nel 1974. Faggin attualmente Presidente Onorario della Synaptics, ditta che egli fondò nel 1986, e che diresse per molti anni. Ha ricevuto molti riconoscimenti, tra cui il Marconi Prize, il Kyoto Prize, il Lifetime Achievement Award dell'European Patent Office ed è annoverato nel National Inventors Hall of Fame in Akron Ohio.